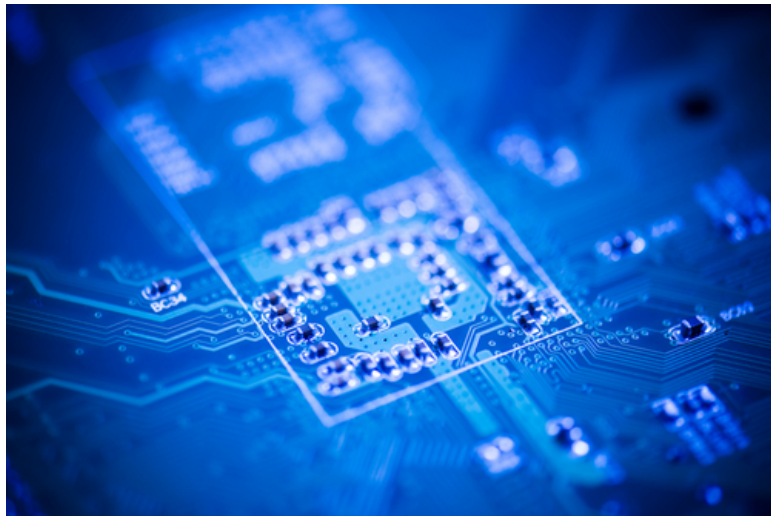
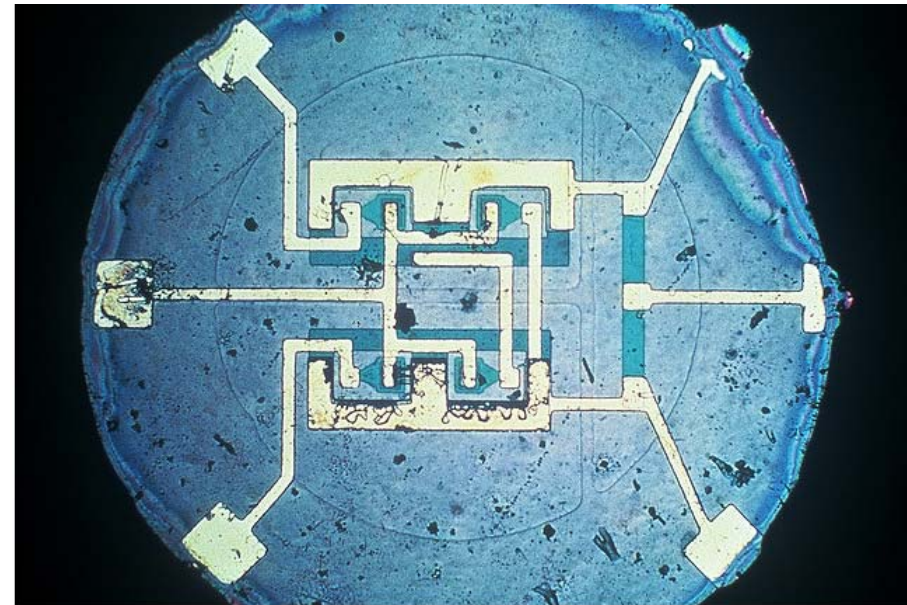


TEMA 5. CIRCUITOS EN CONMUTACIÓN



<http://www.tech-faq.com/wp-content/uploads/images/integrated-circuit-layout.jpg>



First commercial monolithic integrated circuit, Fairchild, 1961

IEEE 125 Aniversario: <http://www.flickr.com/photos/ieee125/with/2809342254/>

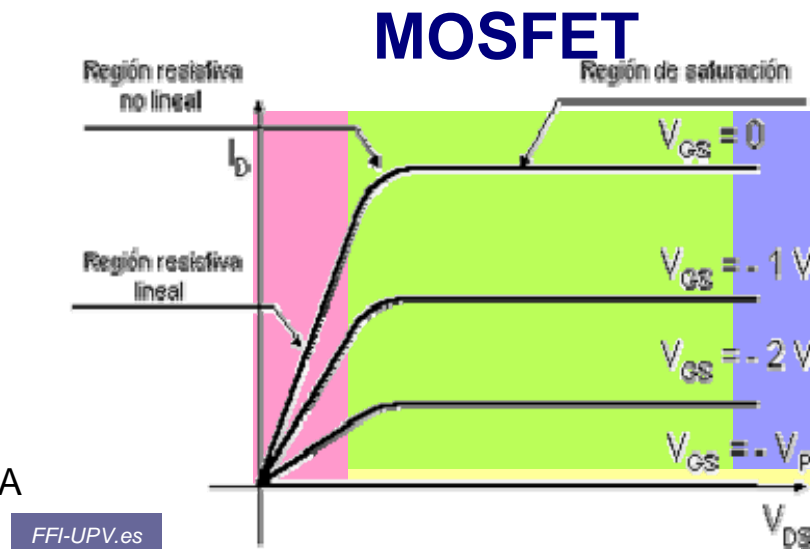
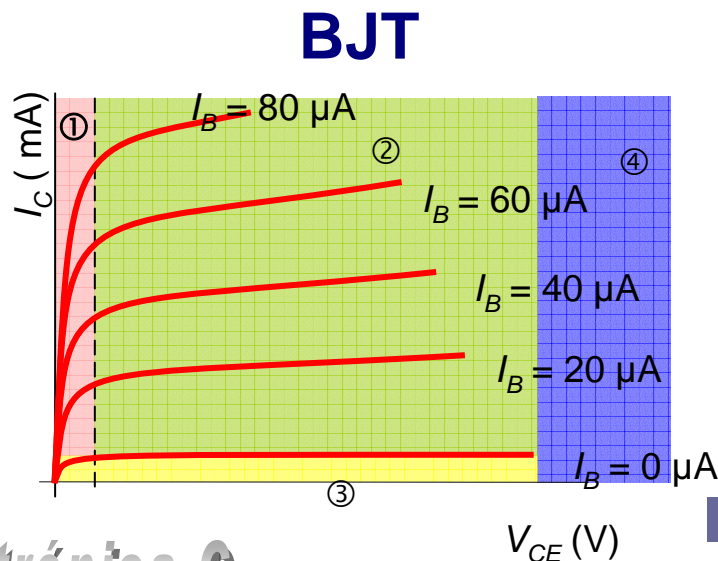


TEMA 5. CIRCUITOS EN CONMUTACIÓN

1. Introducción
2. Circuitos en conmutación con BJT.
3. Circuitos en conmutación con MOSFET.
 1. Etapa inversora MOSFET
 2. Etapa CMOS
 3. Etapa inversora MOS de carga integrada

- Hasta ahora, los circuitos estudiados en la asignatura (salvo el oscilador de relajación) son **lineales** (establecemos una relación lineal entre la entrada y la salida)
 - Para ello hemos operado (polarizados dentro de sus características I-V) en **la región lineal**:
 - Los BJT's : **Región activa**
 - Los MOSFET's: **Región de saturación**

- Ahora vamos a estudiar cuando estos mismos **dispositivos trabajan en conmutación**:
 - **CONMUTACION**: Paso de un punto de corte (**OFF**) a conducción (**ON**)
 - Partiendo de un punto de funcionamiento estático (POE) de las características I-V del transistor
 - Llevamos al dispositivo a trabajar en otro punto suficientemente alejado del primero.

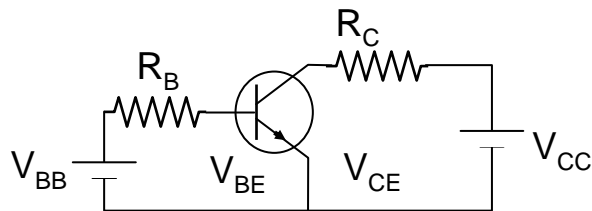


FFI-UPV.es

María Jesús Martín Martínez : mjmm@usal.es

■ Transistor Bipolar de Unión (**BJT**) en conmutación:

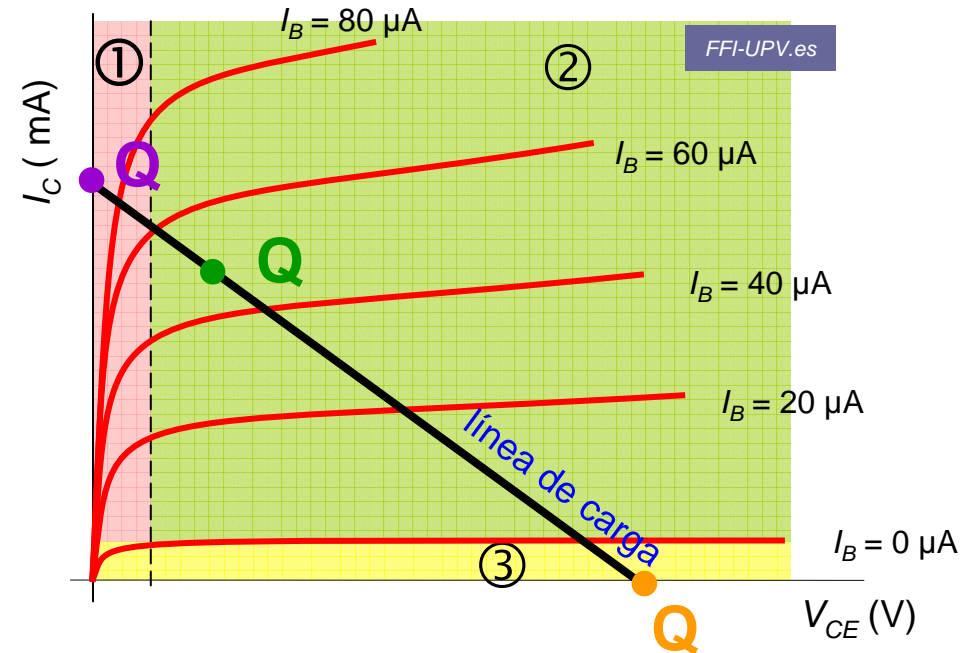
- El de un punto de corte (**OFF**) es en la región de corte
- El punto de corriente elevada es en la región de saturación (**ON**)



① Región de saturación

② Región activa

③ Región de corte



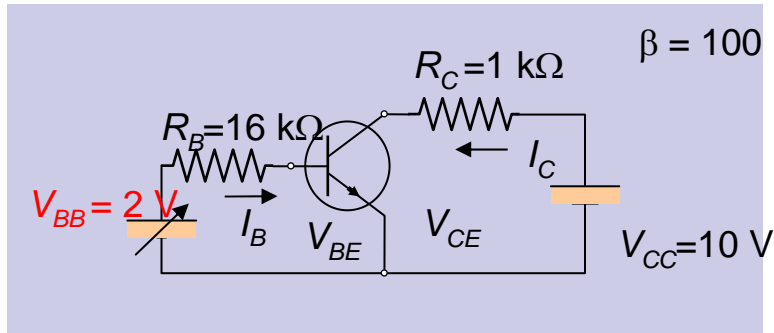
- En **región activa**: unión EB en directa, BC en inversa. **Aplicación en amplificación.**
- En **región de corte**: las dos uniones polarizadas inversamente: **circuito abierto.**
- En **región de saturación**: las dos uniones polarizadas directamente: **cortocircuito.**

TEMA 5. CIRCUITOS EN CONMUTACIÓN 5.2. CIRCUITOS BJT

■ Etapa inversora: BJT en aplicaciones digitales

- Retomamos el estudio del punto de operación ESTACIONARIO

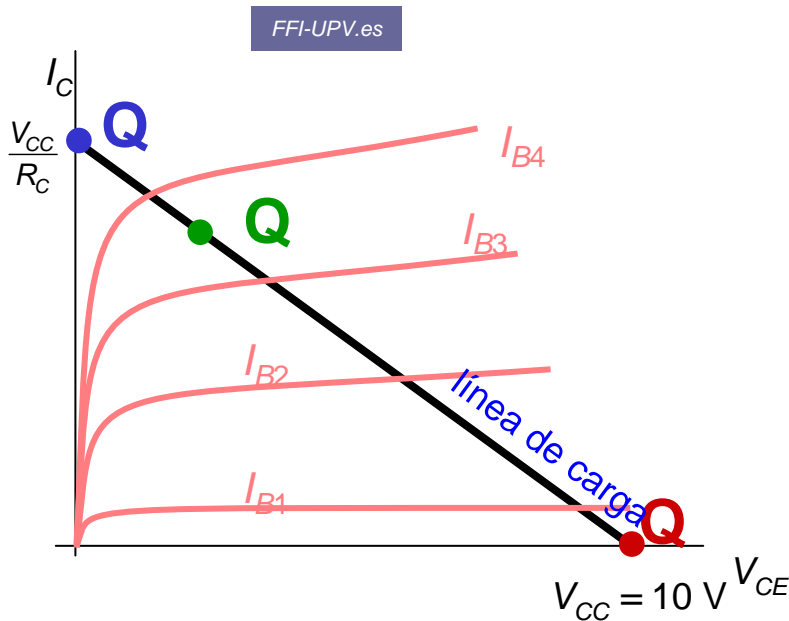
$$\begin{cases} V_{BB} = I_B R_B + V_{BE} \\ V_{CC} = I_C R_C + V_{CE} \\ V_{BE} \approx 0,7 \text{ V} \end{cases}$$



$$I_B = \frac{V_{BB} - V_{BE}}{R_B} = \frac{2 - 0,7}{16000} = 81,25 \mu\text{A}$$

$$I_C = \beta I_B = 8,125 \text{ mA}$$

$$V_{CE} = V_{CC} - I_C R_C = 10 - 8,125 = 1,875 \text{ V}$$



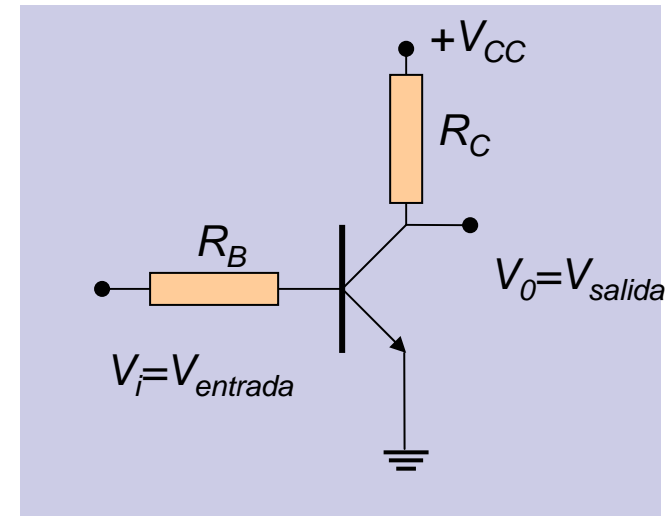
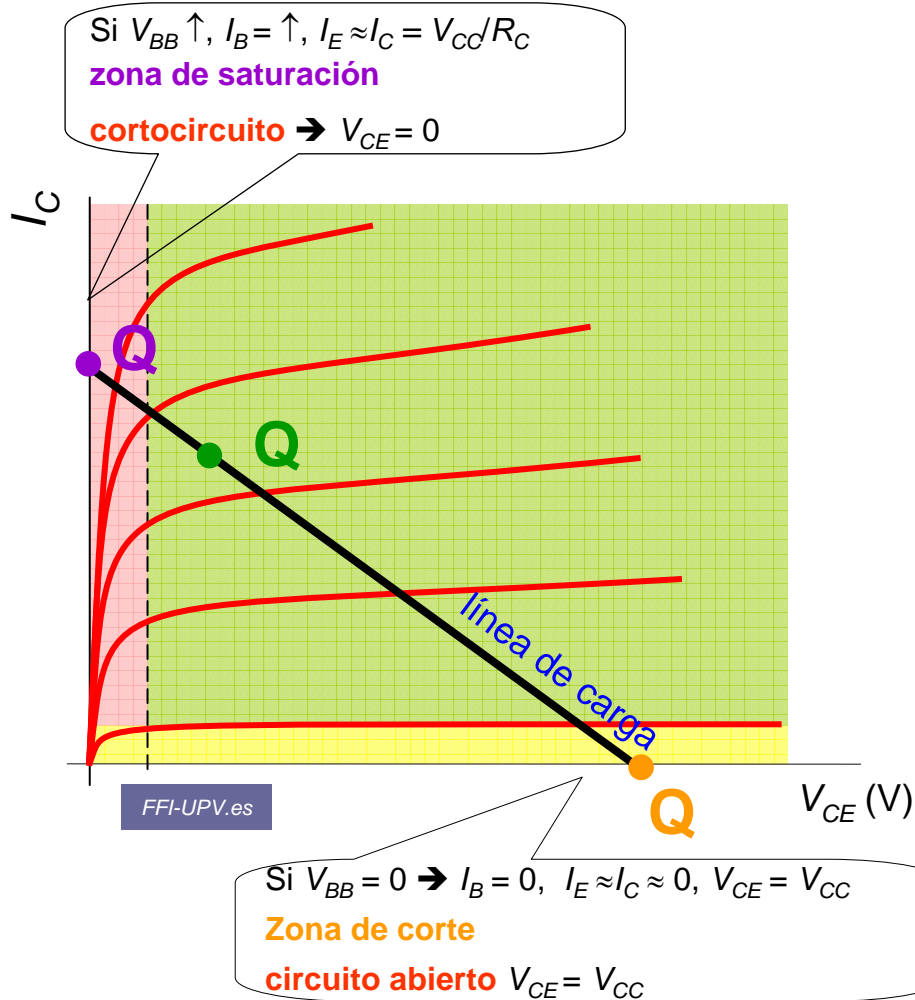
V_{BB} (V)	V_{CE} (V)	I_C (mA)	I_B (μA)
0,7	10	0	0
0,8	9,375	0,625	6,25
0,9	8,75	1,25	12,5
1	8,125	1,875	18,75
1,2	6,875	3,125	31,25
1,4	5,625	4,375	43,75
1,6	4,375	5,625	56,25
1,8	3,125	6,875	68,75
2	1,875	8,125	81,25
2,2	0,625	9,375	93,75
2,3	0	10	100

Corte

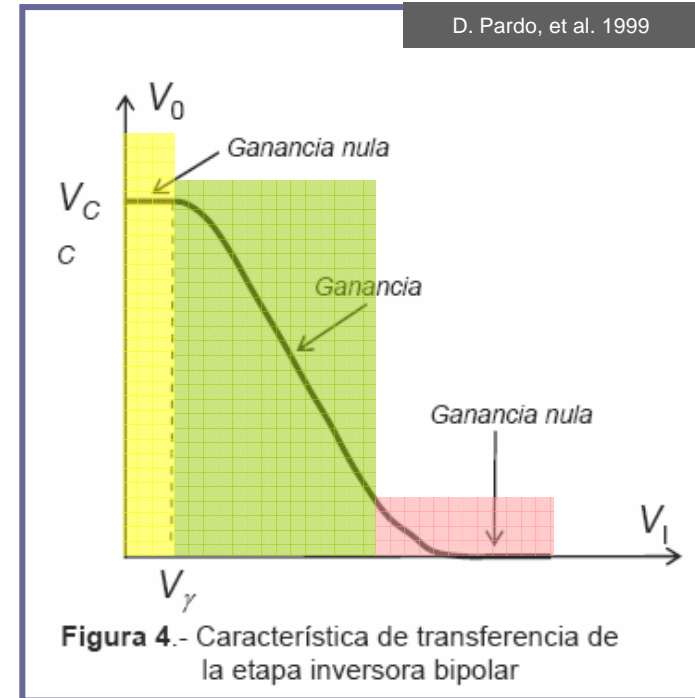
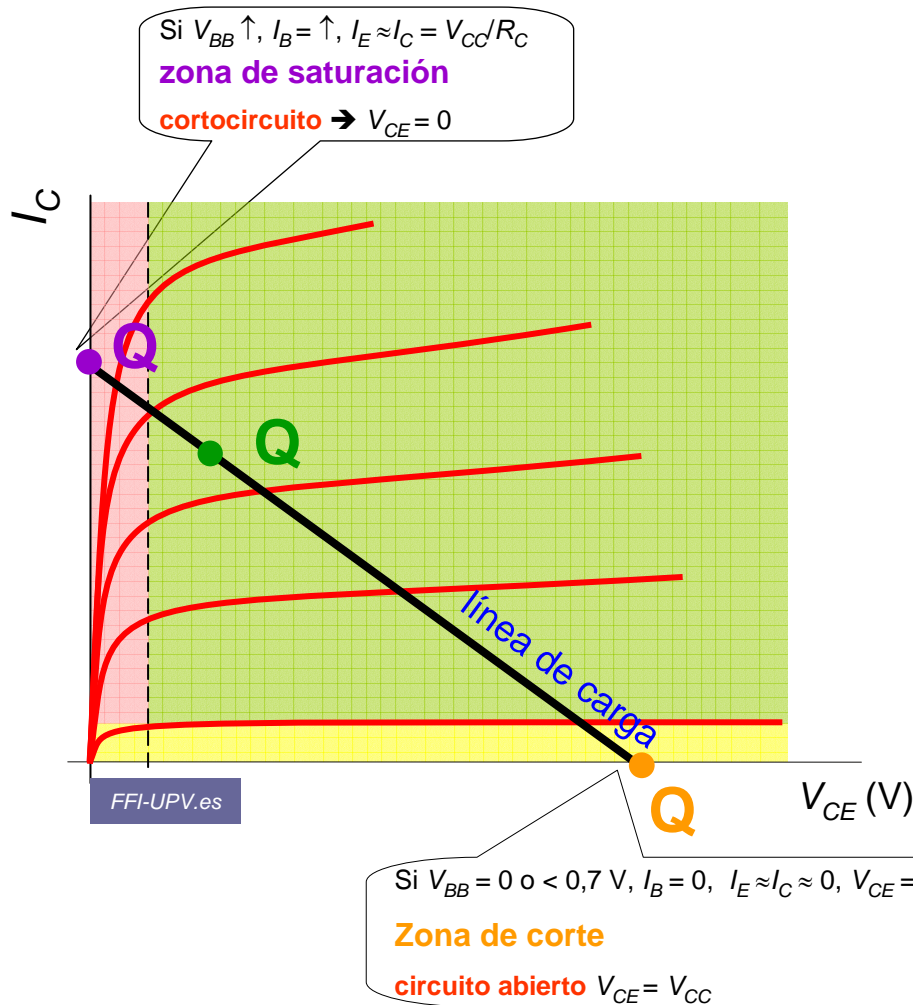
Región activa

Saturación

- Etapa inversora: BJT en aplicaciones digitales

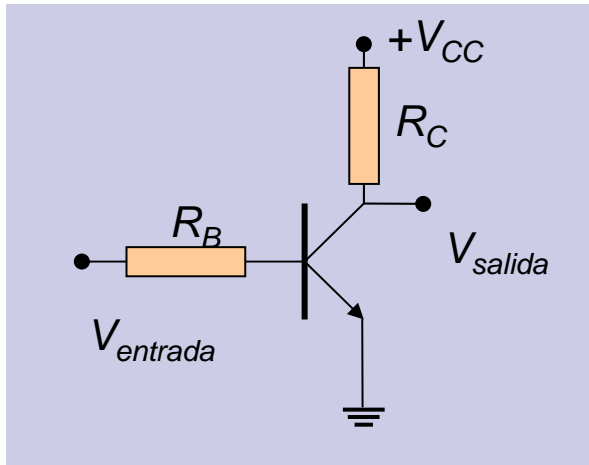


Etapa inversora: BJT en aplicaciones digitales

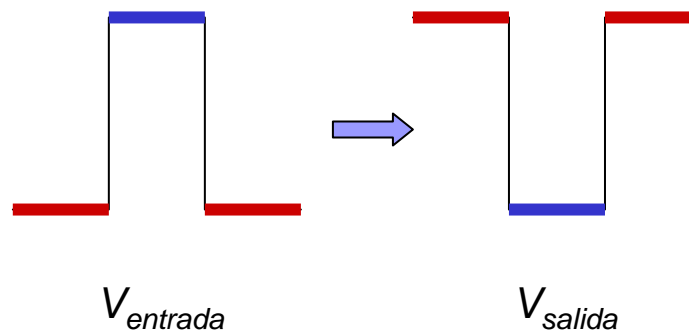


La salida V_0 está invertida con respecto a la entrada $V_i \rightarrow$ Etapa inversora

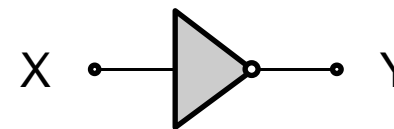
■ Etapa inversora: BJT en aplicaciones digitales



V_{BB} (V)	V_{CE} (V)	I_c (mA)	I_B (μ A)
0,7	10	0	0
0,8	9,375	0,625	6,25
0,9	8,75	1,25	12,5
1	8,125	1,875	18,75
1,2	6,875	3,125	31,25
1,4	5,625	4,375	43,75
1,6	4,375	5,625	56,25
1,8	3,125	6,875	68,75
2	1,875	8,125	81,25
2,2	0,625	9,375	93,75
2,3	0	10	100



INVERSOR $Y = \text{not } X$



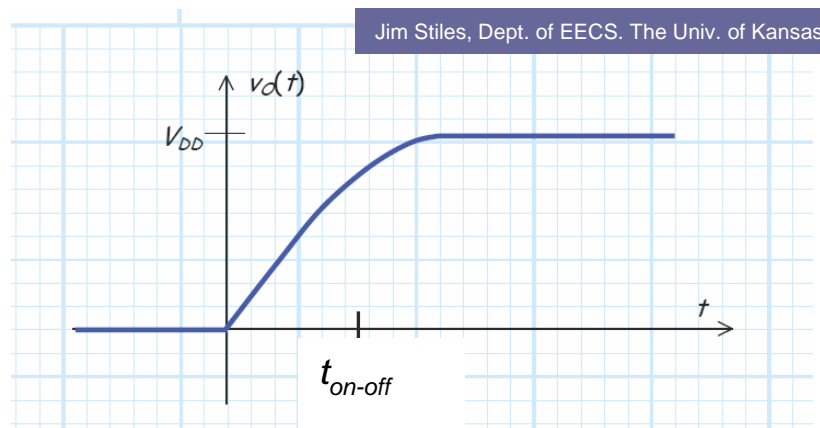
FFI-UPV.es

■ Etapa inversora: BJT en aplicaciones digitales

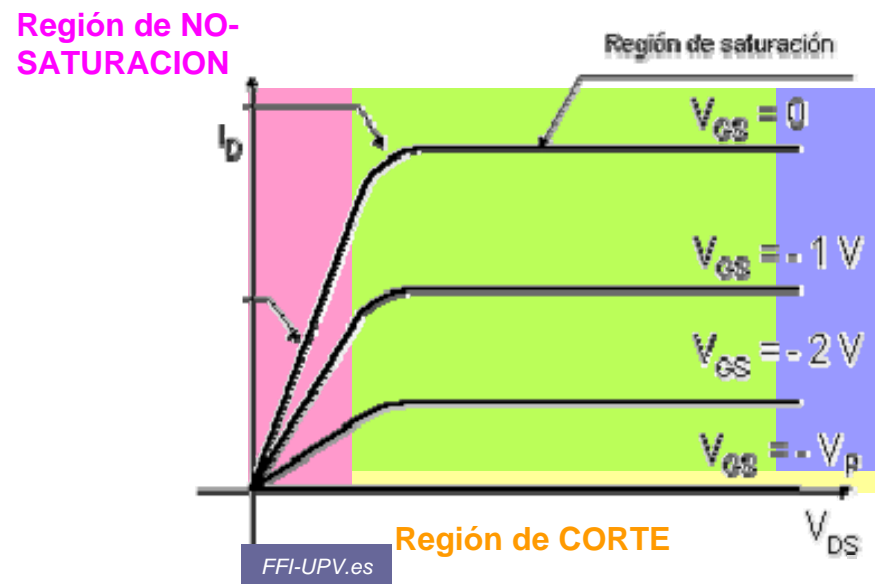
□ TIEMPOS DE CONMUTACION

□ Cuando la entrada cambia bruscamente: también lo hace la salida → Pero el cambio en la salida no se produce en un tiempo nulo.

- El tiempo que la salida tarda en ir desde $V_o = +V_{CC}$ hasta $V_o = 0\text{ V}$ → tiempo de paso de corte a saturación : t_{off-on}
- El tiempo que la salida tarda en ir desde $V_o = 0\text{ V}$ hasta $V_o = +V_{CC}$ → tiempo de paso de saturación a corte : t_{on-off}
- **La suma de estos dos tiempos es el periodo mínimo de la señal cuadrada que se puede aplicar a la entrada para que la etapa inversora pueda responder en conmutación.**



- Transistor **MOSFET** en conmutación: Configuración en fuente común.
 - El de un punto de corte (**OFF**) es en la región de **corte**
 - El punto de corriente elevada es en la región de **NO-SATURACION** (**ON**)
 - Es utilizado en circuitos digitales.
 - Cuando V_{in} toma un valor bajo, el transistor está cortado y V_{out} es elevado.
 - Cuando V_{in} es elevado el transistor conduce y V_{out} es bajo.



D. Pardo, et al. 1999

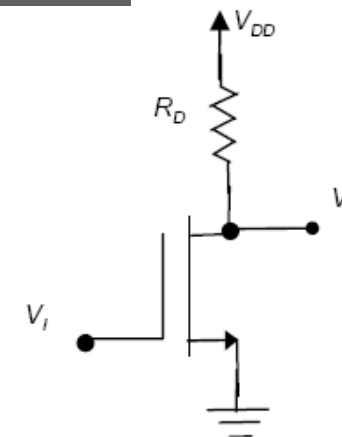
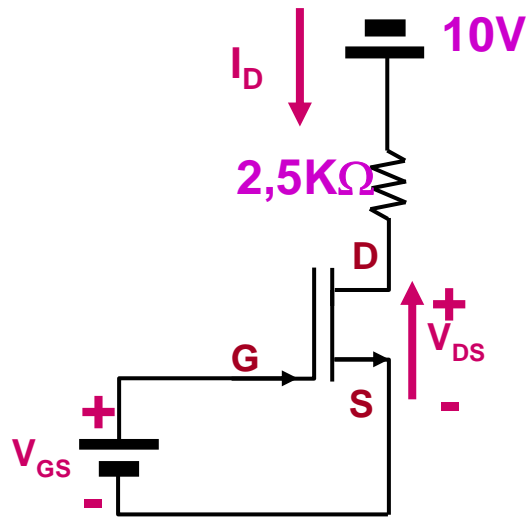
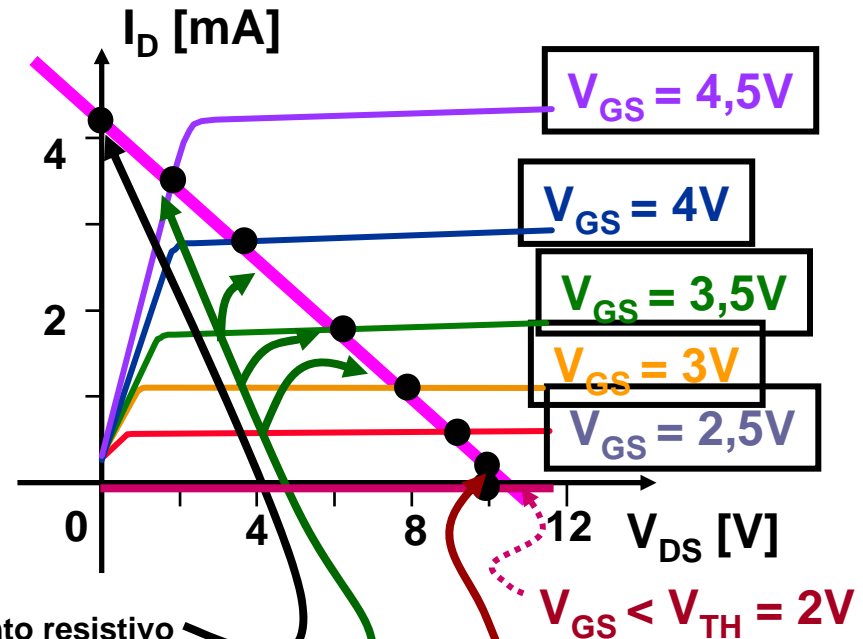


Figura 6.- Etapa inversora MOSFET

- Transistor **MOSFET** en conmutación: Configuración en fuente común.



www.ate.uniovi.es/354/Trans01.ppt



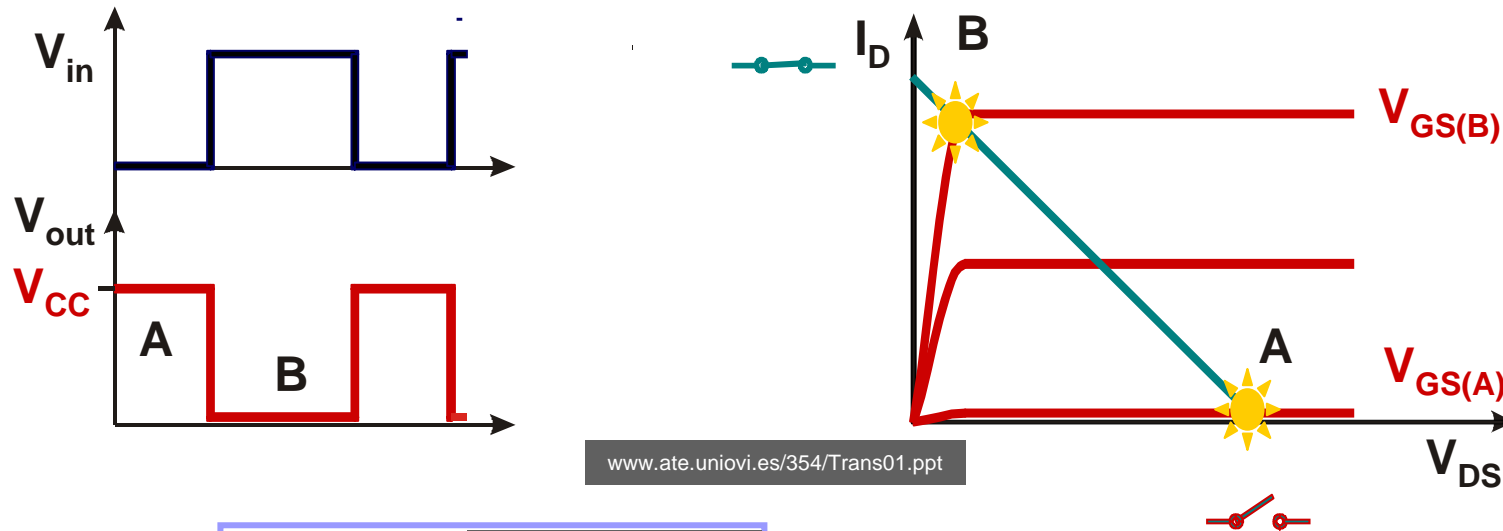
Comportamiento resistivo

Comportamiento lineal

$$V_{GS} = 0V < 2,5V < 3V < 3,5V < 4V < 4,5V$$

Comportamiento como circuito abierto

■ **Etapa inversora: MOSFET en aplicaciones digitales**



www.ate.uniovi.es/354/Trans01.ppt

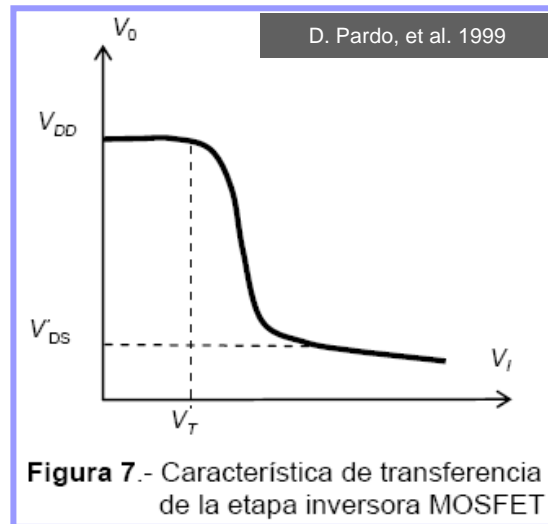
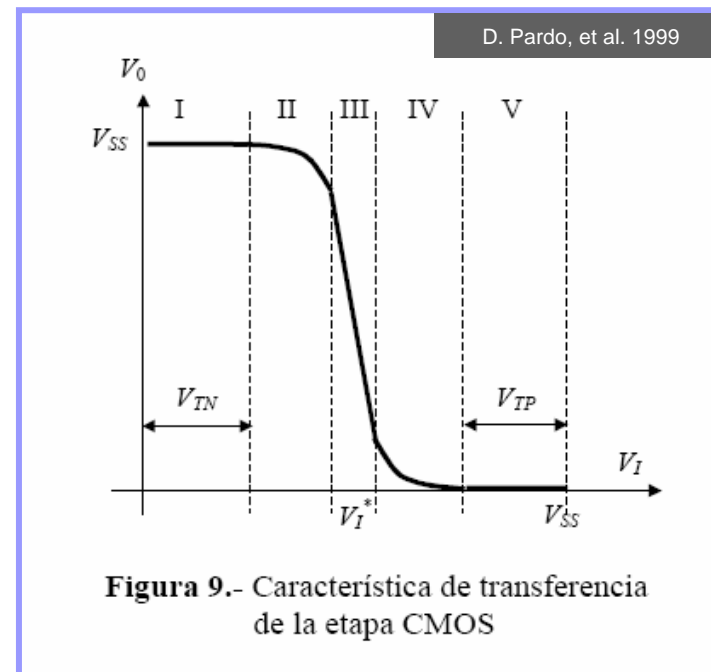
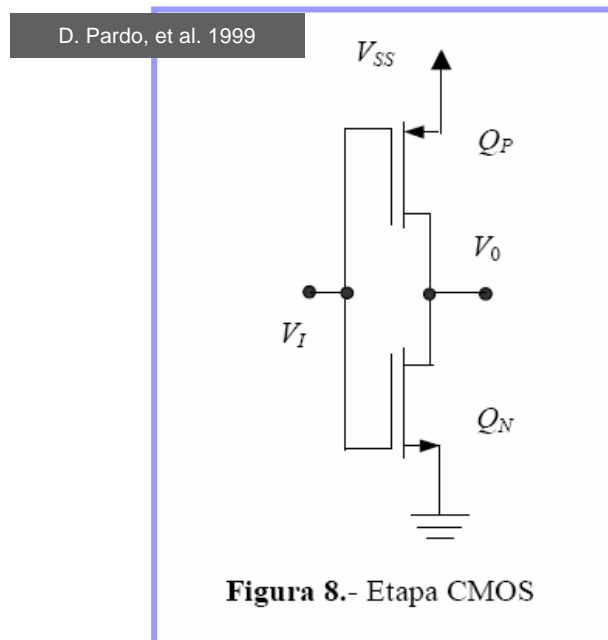


Figura 7.- Característica de transferencia de la etapa inversora MOSFET

Aplicando una onda cuadrada en los terminales V_{GS} se puede conseguir que el **MOSFET actúe como un inversor**

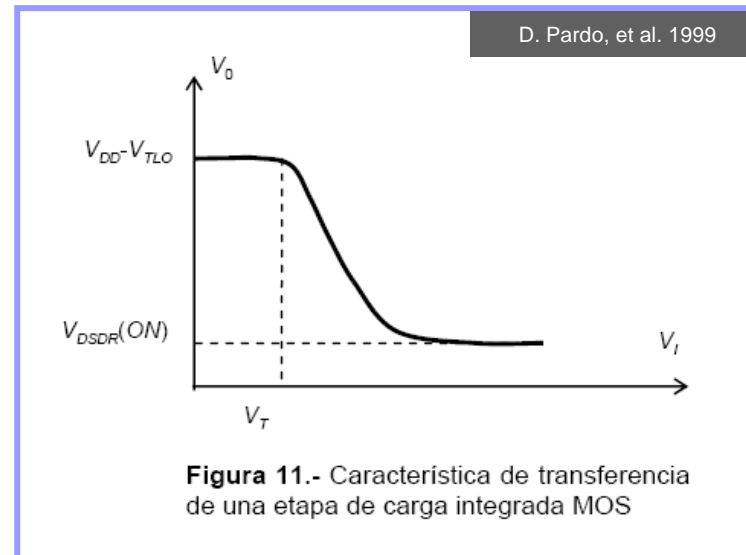
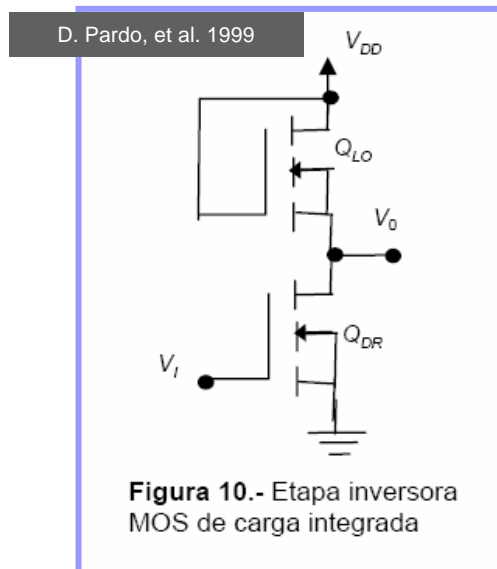
■ **Etapa CMOS (Complementary MOSFET)**

- En la mayoría de los Cis, se utiliza una etapa inversora con dos transistores MOSFET de realce complementarios:
 - Uno Canal N y otro Canal P
 - Presenta numerosas ventajas con respecto a la anterior: **menor consumo en estado OFF**, **mayor velocidad de conmutación**.
 - Sus desventajas son: fabricación **más costosa** y **mayor del área del chip**.

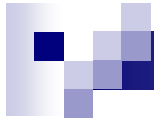


- **Etapa inversora MOS con carga integrada de realce**

- En esta etapa, un transistor actúa como resistencia: Q_{LO}



- **En general, en todos los circuitos vistos** en el TEMA 5 podemos decir que:
 - Si la entrada toma uno de los dos valores discretos que mantienen al transistor en corte y conducción
 - La salida únicamente tomará también dos valores discretos → **Aplicaciones en Electrónica DIGITAL.**



■ Referencias

- Pardo Collantes, Daniel; Bailón Vega, Luís A., “Elementos de Electrónica”.Universidad de Valladolid. Secretariado de Publicaciones e Intercambio Editorial.1999.
- *Universidad de Oviedo. Area de tecnología Electrónica (ATE). Departamento de Ingeniería Eléctrica, Electrónica, de Computadores y de Sistemas. Area de Tecnología Electrónica. www.ate.uniovi.es/354/Trans01.ppt*
- *Jose Antonio Gómez Tejedor. Apuntes Fundamentos Físicos de la Informática (FFI). Universidad Politécnica de Valencia. <http://personales.upv.es/jogomez/ffi.html>*
- Material de Prof. Jim Stiles, Dept. of EECS. The Univ. of Kansas, USA.